



CERTIFICATE OF MAILING

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail in an envelope, with sufficient postage, addressed to: Commissioner for Patents, Washington, D.C. 20231, on

December 19, 2002

Date of Deposit

Tadashi Horie

Name of Applicant, Assignee or
Registered Representative

Signature

12/19/2002

Date of Signature

RECEIVED
DEC 31 2002
TECHNOLOGY CENTER 2800

Our Case No.: 11106/5
Client Case No.: 00-874-US

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

SATOSHI MACHIDA

Serial No.: 10/022,677

Filing Date: December 17, 2001

For: PHOTOELECTRIC CONVERTER

Examiner: To Be Assigned

Group Art Unit No.: 2878

PRIORITY DOCUMENT TRANSMITTAL AND CLAIM OF PRIORITY

Commissioner for Patents
Washington, D.C. 20231

Dear Sir:

Applicants claim the right of priority under 35 U.S.C. §119 based on Japanese Patent Application No. 2000-400165 filed in Japan on December 28, 2000. A certified

copy of the Japanese Application is enclosed in support of the claim of priority.

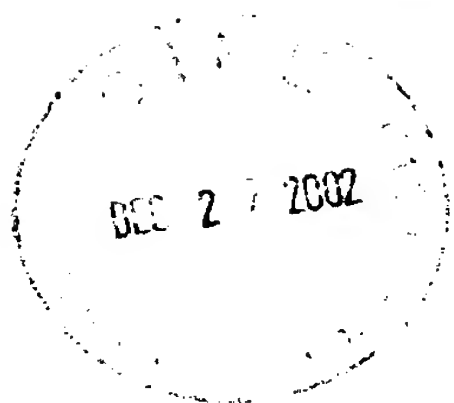
Applicant respectfully requests that the listed document be made of record in the present case.

Respectfully submitted,



Tadashi Horie
Registration No. 40,437
Attorney for Applicant

BRINKS HOFER GILSON & LIONE
P.O. Box 10395
Chicago, IL 60610
(312) 321-4200



日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年12月28日

出願番号

Application Number:

特願2000-400165

出願人

Applicant(s):

セイコーインスツルメンツ株式会社

RECEIVED
DEC 31 2002
TECHNICAL CENTER 2800

2001年 8月24日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造

出証番号 出証特2001-3075143

【書類名】 特許願

【整理番号】 00000874

【提出日】 平成12年12月28日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 31/00

【発明者】

【住所又は居所】 千葉県千葉市美浜区中瀬1丁目8番地 セイコーインス
ツルメンツ株式会社内

【氏名】 町田 聡

【特許出願人】

【識別番号】 000002325

【氏名又は名称】 セイコーインスツルメンツ株式会社

【代表者】 服部 純一

【代理人】

【識別番号】 100096286

【弁理士】

【氏名又は名称】 林 敬之助

【手数料の表示】

【予納台帳番号】 008246

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003012

【プルーフの要否】 不要

【書類名】 明細書

【発明の名称】 光電変換装置

【特許請求の範囲】

【請求項 1】 光電変換手段の出力端子とアンプ手段の入力端子間に、電荷転送手段が設けられ、前記アンプ手段の入力端子にリセット手段が接続された、光電変換装置において、光電変換手段の光信号蓄積後に、前記アンプ手段の入力端子に保持された基準信号を前記アンプ手段の出力端子から読み出し、次に前記電荷転送手段を開き、前記光電変換手段の光信号電荷を前記アンプ手段の入力端子に転送し、次に前記電荷転送手段を閉じてから、前記アンプ手段の入力端子に保持された光信号を前記アンプ手段の出力端子から光信号として読み出し、次に前記電荷転送手段と前記リセット手段を開き前記光電変換手段の出力端子と前記アンプ手段の入力端子をリセットし、次に前記リセット手段を閉じてから前記電荷転送手段を閉じて、次の光信号蓄積を行う光電変換装置。

【請求項 2】 光電変換手段の出力端子とアンプ手段の入力端子間に、電荷転送手段が設けられ、前記光電変換手段の出力端子にリセット手段が接続された、光電変換装置において、光電変換手段の光信号蓄積後に、前記アンプ手段の入力端子に保持された基準信号を前記アンプ手段の出力端子から読み出し、次に前記電荷転送手段を開き、前記光電変換手段の光信号電荷を前記アンプ手段の入力端子に転送し、次に前記電荷転送手段を閉じてから、前記アンプ手段の入力端子に保持された光信号を前記アンプ手段の出力端子から光信号として読み出し、次に前記電荷転送手段と前記リセット手段を開き前記光電変換手段の出力端子と前記アンプ手段の入力端子をリセットし、次に前記リセット手段を閉じてから前記電荷転送手段を閉じて、次の光信号蓄積を行う光電変換装置。

【請求項 3】 光電変換部からアンプを通じて、基準信号と光信号を出力する光電変換装置において、前記基準信号は、基準信号転送手段を通して基準信号保持手段に転送され、前記光信号は光信号転送手段を通して光信号保持手段に転送され、前記基準信号保持手段は、第二の基準信号転送手段を通じて第二のアンプの入力端子に接続され、前記光信号保持手段は、第二の光信号転送手段を通じて前記第二のアンプの入力端子に接続され、信号読み出し期間において、前記第

二の光信号転送手段を開き、前記光信号保持手段に保持された光信号を前記第二のアンプの入力端子に転送し、前記第二のアンプの出力端子から、光信号出力を読み出し、次に前記第二の光信号転送手段を閉じてから、または閉じると同時に前記第二の基準信号転送手段を開き、前記基準信号保持手段に保持された基準信号を前記第二のアンプの入力端子に転送し、前記第二のアンプの出力端子から、基準信号出力を読み出すことを特徴とした、光電変換装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、光照射された原稿からの反射光を受けて電気信号に変換する光電変換装置に関し、特にファクシミリやイメージスキャナ等の画像読み取り装置に適用するリニアイメージセンサーに関する。

【 0 0 0 2 】

【従来の技術】

従来の画像読み取り装置に用いられているイメージセンサー IC の回路図を図 6 にタイミングチャートを図 7 に示す。このイメージセンサーについては特開平 1 0 - 0 5 1 1 6 4 号公報に記載されている。

【 0 0 0 3 】

フォトダイオード 1 0 1 の N 型領域が正電源電圧端子 V D D に接続しており、P 型領域がリセットスイッチ 1 0 2 のドレインとソースフォロアアンプ 1 0 3 のゲートに接続している。リセットスイッチ 1 0 2 のソースには基準電圧 V R E F 1 が与えられている。ソースフォロアアンプ 1 0 3 の出力端子であるソースは、読み出しスイッチ 1 0 5 と定電流源 1 0 4 につながっている。定電流源 1 0 4 のゲートは基準電圧 V R E F A の定電圧が与えられている。図 6 に示す光電変換ブロック A n の枠の内側の要素は画素数分設けられており、各ブロックの読み出しスイッチ 1 0 5 は共通信号線 1 0 6 に接続している。なお、光電変換ブロック A n は n ビット目の光電変換ブロックを示している。

【 0 0 0 4 】

共通信号線 1 0 6 は、抵抗 1 1 0 を通じてオペアンプ 1 0 9 の反転端子に入力

しており、オペアンプ 1 0 9 の出力端子がチップセレクトスイッチ 1 1 2 と容量 1 1 3 を介して出力端子 1 1 6 につながっている。共通信号線 1 0 6 は、信号線リセットスイッチ 1 0 7 に接続し、信号線リセットスイッチ 1 0 7 のソースには基準電圧 V_{REF2} が与えられている。オペアンプ 1 0 9 の出力端子と反転端子の間には抵抗 1 1 1 が接続されていて、オペアンプ 1 0 9 の非反転端子は一定電圧 V_{REF3} に固定されている。オペアンプ 1 0 9、抵抗 1 1 0、抵抗 1 1 1 で反転増幅器 D が形成されている。

【 0 0 0 5 】

イメージセンサーの出力端子 1 1 6 は、MOS トランジスタ 1 1 4 のドレインに接続し、MOS トランジスタ 1 1 4 のソースには基準電圧 V_{REF4} が与えられている。また、イメージセンサーの出力端子 1 1 6 には、寄生容量などの容量 1 1 5 も接続されている。容量 1 1 3、容量 1 1 5、MOS トランジスタ 1 1 4 でクランプ回路 C が構成されている。

【 0 0 0 6 】

【発明が解決しようとする課題】

しかし、この様なイメージセンサーにおいては、光電荷蓄積後、光信号電圧を読み出してから、フォトダイオードをリセットし、その後基準電圧を読み出し、光信号電圧と基準電圧の差をとるので、基準電圧と光信号電圧に乗っているリセットノイズが異なるという問題があった。すなわち、異なった、タイミングのリセットノイズを比較するため、ランダムノイズが大きいという問題があった。また、基準電圧の読み出し、フォトダイオードのリセット、光信号電圧の読み出しを、順次各ビットについて行うので、高速で読み出すのが難しいという問題もあった。

【 0 0 0 7 】

【課題を解決するための手段】

従来のこのような問題点を解決するために、本発明は、光電変換手段の出力端子とアンプ手段の入力端子間に、電荷転送手段が設けられ、前記アンプ手段の入力端子にリセット手段が接続された、光電変換装置において、光電変換手段の光信号蓄積後に、前記アンプ手段の入力端子に保持された基準信号を前記アンプ手

段の出力端子から読み出し、次に前記電荷転送手段を開き、前記光電変換手段の光信号電荷を前記アンプ手段の入力端子に転送し、次に前記電荷転送手段を閉じてから、前記アンプ手段の入力端子に保持された光信号を前記アンプ手段の出力端子から光信号として読み出し、次に前記電荷転送手段と前記リセット手段を開き前記光電変換手段の出力端子と前記アンプ手段の入力端子をリセットし、次に前記リセット手段を閉じてから前記電荷転送手段を閉じて、次回の光信号蓄積を行うことを特徴とした。

【 0 0 0 8 】

または、光電変換手段の出力端子とアンプ手段の入力端子間に、電荷転送手段が設けられ、前記光電変換手段の出力端子にリセット手段が接続された、光電変換装置において、光電変換手段の光信号蓄積後に、前記アンプ手段の入力端子に保持された基準信号を前記アンプ手段の出力端子から読み出し、次に前記電荷転送手段を開き、前記光電変換手段の光信号電荷を前記アンプ手段の入力端子に転送し、次に前記電荷転送手段を閉じてから、前記アンプ手段の入力端子に保持された光信号を前記アンプ手段の出力端子から光信号として読み出し、次に前記電荷転送手段と前記リセット手段を開き前記光電変換手段の出力端子と前記アンプ手段の入力端子をリセットし、次に前記リセット手段を閉じてから前記電荷転送手段を閉じて、次回の光信号蓄積を行うことを特徴とした。

【 0 0 0 9 】

また、光電変換部からアンプを通じて、基準信号と光信号を出力する光電変換装置において、前記基準信号は、基準信号転送手段を通して基準信号保持手段に転送され、前記光信号は光信号転送手段を通して光信号保持手段に転送され、前記基準信号保持手段は、第二の基準信号転送手段を通じて第二のアンプの入力端子に接続され、前記光信号保持手段は、第二の光信号転送手段を通じて前記第二のアンプの入力端子に接続され、信号読み出し期間において、前記第二の光信号転送手段を開き、前記光信号保持手段に保持された光信号を前記第二のアンプの入力端子に転送し、前記第二のアンプの出力端子から、光信号出力を読み出し、次に前記第二の光信号転送手段を閉じてから、または閉じると同時に前記第二の基準信号転送手段を開き、前記基準信号保持手段に保持された基準信号を前記第

二のアンプの入力端子に転送し、前記第二のアンプの出力端子から、基準信号出力を読み出すことを特徴とした。

【 0 0 1 0 】

【作用】

この読み出し方によれば、リセットスイッチの同じオフノイズが乗った基準電圧と光信号電圧とを順に読み出すので、この電圧の差を増幅すれば、固定パターンノイズはもとより、ランダムノイズの小さい光電変換装置が得られる。また、基準電圧と光信号電圧を、一旦別々の容量に全ビット同時に読み出すことができるので、この動作は低速で可能である。したがって、読み出す回路の面積を小さくできる。また、この容量から、ソースフォロアアンプを通じて、ビット順に、光信号電圧、基準電圧の順に読み出すので、リセット期間を入れる必要がなく、高速で読み出すことができる。

【 0 0 1 1 】

【発明の実施の形態】

以下、本発明を図面を用いて説明する。

【 0 0 1 2 】

図 1 は、本発明の第 1 の実施形態に係る光電変換装置の 1 ビット分の回路図である。

【 0 0 1 3 】

この回路は、光電変換手段となるフォトダイオード 1、電荷転送手段となる転送スイッチ 5、リセット手段となるリセットスイッチ 2、アンプ手段となる MOS ソースフォロアを形成する MOS トランジスタ 3、電流源となる MOS トランジスタ 4 からなる。

【 0 0 1 4 】

図 2 は、本発明の第 2 の実施形態に係る光電変換装置の 1 ビット分の回路図である。リセットスイッチ 2 の接続位置が異なる以外は図 1 と同じである。

【 0 0 1 5 】

図 1 または図 2 において、MOS トランジスタ 3 の基板電位を V_0 と共通にすると、ソースフォロアアンプのゲインを 1 にできるので、効果的である。

【 0 0 1 6 】

図 3 は、本発明の第 1 の実施形態に係る光電変換装置と第 2 の実施形態に係る光電変換装置に共通のタイミングチャートである。

【 0 0 1 7 】

以下にこのタイミングチャートを参照しながら、本実施形態の動作及び構成を説明する。

【 0 0 1 8 】

まず、図示されていないスタートパルスが入ると、 ϕVA が VDD からMOSトランジスタ 4 が飽和動作する電圧に低下する。これにより、MOSトランジスタ 3 に電流が流れMOSソースフォロア回路が動作状態になる。次にREF 1 の期間で端子 V_n の電位に相当する基準電圧が V_o 端子から基準出力として出力される。次に、 ϕT がONになると、転送スイッチ 5 が開きダイオードのN領域に蓄積された電荷が V_n に転送される。この転送の結果 V_{di} と V_n の電位が等しくなる。次に、 ϕT がOFFし、このOFFノイズが乗った電位に V_n になる。次にSIG 1 の期間で端子 V_n の電位に相当する基準電圧が V_o 端子から信号出力として出力される。次に、 ϕT と ϕR がONし、 V_{di} と V_n の電位が V_{reset} になる。 ϕT と ϕR をONにするのは、どちらが先でもかまわないし、同時でもよい。次に ϕR がOFFすると、このOFFノイズが乗った電位に V_{di} と V_n になる。次に ϕT がOFFすると、このOFFノイズが乗った電位に V_{di} と V_n になる。 ϕT がOFFしてから蓄積状態に入る。蓄積状態は次に ϕT がONするまで続く。この蓄積期間にフォトダイオード 1 に電磁波が入射すると、光電変換が起こり、 V_{di} の電位は低下する。また、MOSトランジスタ 5 の V_n 端子の接合部分 V_n でリーク電流が無く、光電変換が起きなければ V_n の電位は変化しない。そのため、MOSトランジスタ 5 の V_n 端子の接合部分とその周辺をALなどで遮光して、この接合で光電変換が起きないようにする。また、この接合部分のリーク電流も小さくなるようにする。この結果、REF 2 の期間の V_n の電位は、 ϕT をOFFしたときとほとんど変化が無い。REF 2 の期間に端子 V_n の電位に相当する基準電圧が V_o 端子から基準出力として出力される。以降、前の説明の動作を繰返す。

【 0 0 1 9 】

次に、REF 2 と SIG 2 の期間に V_o から読み出される出力電圧を比較する。蓄積期間中、フォトダイオード 1 へ電磁波の入射が全く無く、フォトダイオードの接合のリークも無い場合、REF 2 と SIG 2 の出力電圧は同じになる。これは蓄積期間中の V_{di} と V_n の電位が変化せず、REF 2 の期間の後 ϕ_T が ON、OFF した後の V_{di} と V_n の電位も蓄積期間中と変わらないからである。これは、蓄積期間前にまず ϕ_R が OFF し、 V_{di} と V_n に ϕ_R の OFF ノイズが乗った状態で ϕ_T が OFF するが、その後 REF 2 の期間の後 ϕ_T が ON、OFF しても、 V_{di} と V_n の電荷の総和は電荷保存され、 V_{di} と V_n の電位は、蓄積期間前に ϕ_T が OFF した後と変わらないからである。

【 0 0 2 0 】

蓄積期間中にフォトダイオード 1 へ電磁波の入射があると、蓄積期間中に V_{di} の電位のみが低下し、REF 2 の期間の後 ϕ_T の ON、OFF で V_{di} の変化量の一部が V_n を変化させるので、SIG 2 の期間の V_o 出力は低くなる。この REF 2 と SIG 2 の差が光入射による出力分となる。

【 0 0 2 1 】

REF 2 の期間と SIG 2 の期間の V_o 出力電圧を相関二重サンプリングなどの回路で差を取れば、暗出力が 0 で、蓄積期間中の光量に比例した出力を得ることができる。また、この方法によると、REF 2 と SIG 2 の期間の V_n には、蓄積期間の前に ϕ_R が OFF して発生した同じリセットノイズが乗っているので、ランダムノイズの小さい出力を得ることができる。

【 0 0 2 2 】

本発明の第 3 の実施形態に係る光電変換装置の回路図を図 4 に示す。これは、図 1 または図 2 の V_o の先の読み出し方法の一例であり、図 1 または図 2 の V_o 端子を図 4 の V_o 端子に接続する。図 4 のタイミングチャートを図 5 に示す。リニアセンサーの場合、 V_o 端子から読み出し MOS トランジスタ 1 3 までの回路をビット数分形成し、共通信号線 1 9 に各読み出し MOS トランジスタ 1 3 のドレインを接続する。MOS トランジスタ 1 2、読み出し MOS トランジスタ 1 3、定電流源 1 4 によって、ソースフォロアアンプが形成され、その出力がアンプ

15に入力されている。このアンプ15は、ゲインアンプやボルテージフォロアアンプ等を使用する。アンプ15の出力は、容量16とリセットトランジスタ17で形成される、クランプ回路Aに入力し、クランプ回路Aの出力端子18から出力電圧VOUTが出力される。

【0023】

まず、電荷転送動作について説明する。

【0024】

図3のREF1とREF2の期間 ϕ_{RIN} をロウにして、基準信号転送手段となるMOSトランジスタ7をONし、SIG1とSIG2の期間 ϕ_{SIN} をロウにして、光信号転送手段となるMOSトランジスタ6をONする。REF1とREF2の期間のVoの出力電圧は、MOSトランジスタ7を通じて、基準信号保持手段となる基準電圧保持容量9に貯えられる。SIG1とSIG2の期間のVoの出力電圧は、MOSトランジスタ6を通じて、光信号保持手段となる光信号電圧保持容量8に貯えられる。

【0025】

次に、読み出し動作について説明する。

【0026】

基準電圧保持容量9と光信号電圧保持容量8に貯えられた電圧は、蓄積期間中に、 ϕ_{MI} をMOSトランジスタ14が飽和動作する電圧にしてビットごとにシリアルに読み出すことができる。

【0027】

この読み出しは、次のように行う。 $\phi_{SCH}(n)$ をハイにし、 $\phi_{MS}(n)$ をロウにしてnビット目の読み出しスイッチ13と第二の光信号転送手段となる光信号電圧読み出しスイッチ10をONして光信号電圧保持容量8の電圧を、第二のアンプとなるMOSトランジスタ12のゲートに導き、この電圧に応じた出力電圧を、信号電圧として共通信号線19を通じてアンプ15に入力する。次に、 $\phi_{MS}(n)$ をハイにしてMOSトランジスタ10をオフしてから、 $\phi_{MR}(n)$ をロウにして第二の基準信号転送手段となるMOSトランジスタ11をONする。すると、基準電圧保持容量9の電圧がMOSトランジスタ12のゲートに

導かれ、この電圧に応じた出力電圧が、基準電圧として共通信号線 19 を通じてアンプ 15 に入力する。

図 4 の構成では、MOS ソースフォロアアンプ 12 を通じて基準電圧と信号電圧を読み出すので、基準電圧と信号電圧が、共通信号線 19 の容量によらず一定にできる。

【 0 0 2 8 】

$\phi MR(n)$ は、 $\phi MS(n)$ をハイにしてから、または、 $\phi MS(n)$ をハイにするのと同時にロウにする必要がある。これは、MOS トランジスタ 10 と MOS トランジスタ 11 が同時に ON する時間があると、基準電圧保持容量 9 の電荷が信号電圧保持容量 8 に流れ込み、基準電圧保持容量 9 の電位が変動し、本来の基準電圧と異なった基準電圧がアンプ 15 に入力してしまうからである。

【 0 0 2 9 】

次に、 $\phi SCH(n)$ をロウにし、 $\phi MR(n)$ をハイにして n ビット目の読み出しを終えるとほぼ同時に、 $\phi SCH(n+1)$ をハイにし、 $\phi MS(n)$ をロウにして $n+1$ ビット目の信号電圧の読み出しを開始する。以後、同様にして、ビットを切替えて、全ビットの信号電圧と基準電圧をシリアルに読み出す。

【 0 0 3 0 】

その後、 ϕMI をロウにして、電流源 14 をオフする。これは、不要な消費電流を無くすためである。次に ϕVA が VDD から MOS トランジスタ 4 が飽和動作する電圧に低下する。これにより、MOS トランジスタ 3 で構成される MOS ソースフォロア回路が動作状態になり、次の電荷転送動作に入る。

【 0 0 3 1 】

クランプ回路は、 ϕCp がハイのとき、出力端子 18 の電圧を $VREF$ にクランプして、 ϕCp がロウのとき各ビットごとの信号電圧と基準電圧の差を $VREF$ を基準として出力端子 18 に出力する。この方法によって、各ビットの MOS トランジスタ 3 や MOS トランジスタ 12 のオフセットがキャンセルされ、ビット間の固定パターンノイズのない出力信号が得られる。

【 0 0 3 2 】

また、上記説明のように、ビットごとに読み出す順番は、信号電圧を先にし、

次に基準電圧を読み出すべきである。次にこの理由を説明する。MOSトランジスタ12のゲート容量には前回の読み出しの電荷が残る。各ビットの読み出しを基準電圧を先にし、信号電圧を後にすると、信号電圧の電荷が、MOSトランジスタ12のゲート容量に残る。この電荷は次のサイクルの基準電圧に加算されるので残像の原因となる。これに対して、各ビットの読み出しを信号電圧を先にし、基準電圧を後にすると、基準電圧の電荷が、MOSトランジスタ12のゲート容量に残る。この電荷は次のサイクルの基準電圧と同じなので残像は起こらない。また、基準電圧を読み出すとき、MOSトランジスタ12のゲート容量に残った信号電圧の電荷が加算され、基準電圧はこの分低下するが、この効果は、感度の低下となる。したがって、基準電圧保持容量9と信号電圧保持容量8は、MOSトランジスタ12のゲート容量よりも十分大きくする必要がある。

【 0 0 3 3 】

以上の説明では、図1または図2のV_o端子を図4のV_o端子と接続したが、図6のソースフォロアアンプとなるMOSトランジスタ103のソースを図4のV_oと接続することもできる。この場合、電荷転送動作において、 ϕ SINをONして、光信号電圧を転送し、次に ϕ SINをOFFしてから、図6の ϕ R_nをONして、V_nをリセットし、 ϕ R_nをOFFしてから、 ϕ RINをONして、基準信号電圧を転送すればよい。

【 0 0 3 4 】

なお、本発明は上述した各実施形態に限定されるものではなく、その要旨を逸脱しない範囲で、種々変形して実施することができる。

【 0 0 3 5 】

上記の回路は1つの半導体基盤上に形成し、リニアイメージセンサーとすることが可能である。また、このリニアイメージセンサーICを複数個直線状に実装して、密着型イメージセンサーを供給することができる。

【 0 0 3 6 】

【発明の効果】

以上説明したように、本発明は、リセットスイッチの同じオフノイズが乗った光信号電圧と基準電圧とを読み出すので、固定パターンノイズはもとより、ラン

ダムノイズの小さい光電変換装置が得られる。また、基準電圧と光信号電圧を、一旦別々の容量に全ビット同時に読み出すことができるので、この動作は低速で可能である。したがって、読み出す回路の面積を小さくできる。また、この容量から、ソースフォロアアンプを通じて、ビット順に、光信号電圧、基準電圧の順に読み出すので、リセット期間を入れる必要がなく、高速で読み出すことができる。

【 0 0 3 7 】

したがって、簡単な構成で、残像がなく、暗出力のばらつきが小さく、高速で読み出せるイメージセンサー IC を供給できる。また、このイメージセンサー IC を複数個直線状に実装した、密着型イメージセンサーを供給することができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態に係る光電変換装置の 1 ビット分の回路図である。

【図 2】

本発明の第 2 の実施形態に係る光電変換装置の 1 ビット分の回路図である。

【図 3】

本発明の第 1 の実施形態に係る光電変換装置と第 2 の実施形態に係る光電変換装置に共通のタイミングチャートである。

【図 4】

本発明の第 3 の実施形態に係る光電変換装置の回路図である。

【図 5】

本発明の第 3 の実施形態に係る光電変換装置のタイミングチャートである。

【図 6】

従来の画像読み取り装置に用いられているイメージセンサー IC の回路図である。

【図 7】

従来の画像読み取り装置に用いられているイメージセンサー IC のタイミングチャートである。

【符号の説明】

- 1 フォトダイオード
- 2 リセットスイッチ
- 3, 4 MOSトランジスタ
- 5 転送スイッチ
- 6, 7 MOSトランジスタ
- 8 光信号電圧保持容量
- 9 基準電圧保持容量
- 10 光信号電圧読み出しスイッチ
- 11 基準電圧読み出しスイッチ
- 12 MOSトランジスタ
- 13 読み出しMOSトランジスタ
- 14 定電流源
- 15 アンプ
- 16 容量
- 17 リセットトランジスタ
- 18 出力端子
- 19 共通信号線
- A クランプ回路
- 101 フォトダイオード
- 102 リセットスイッチ
- 103 ソースフォロアアンプ
- 104 定電流源
- 105 読み出しスイッチ
- 106 共通信号線
- 107 信号線リセットスイッチ
- 108 寄生容量
- 109 オペアンプ
- 110 抵抗

1 1 1 抵抗

1 1 2 チップセレクトスイッチ

1 1 3 容量

1 1 4 MOSトランジスタ

1 1 5 容量

1 1 6 出力端子

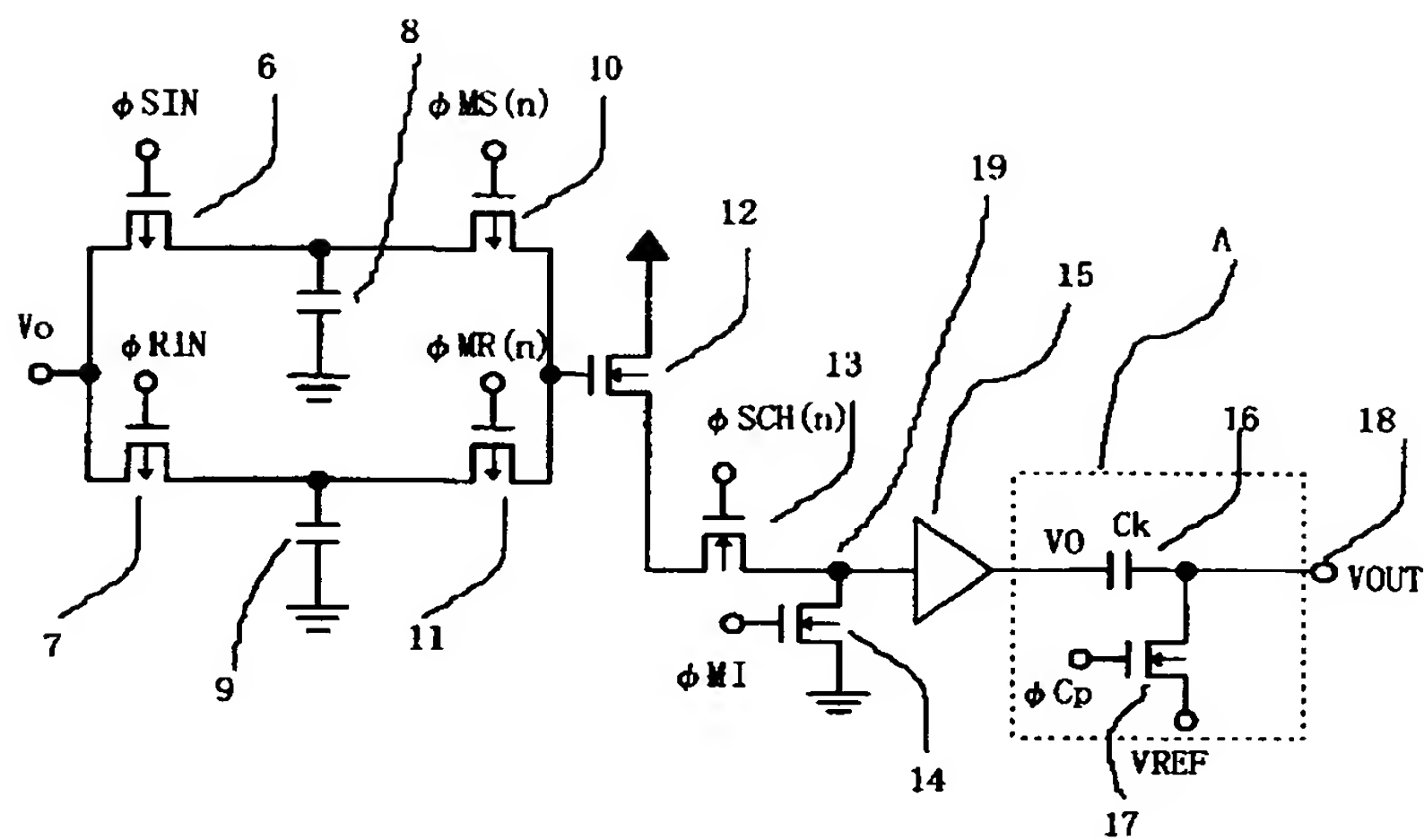
A n nビット目の光電変換ブロック

B m mチップ目のイメージセンサーICブロック

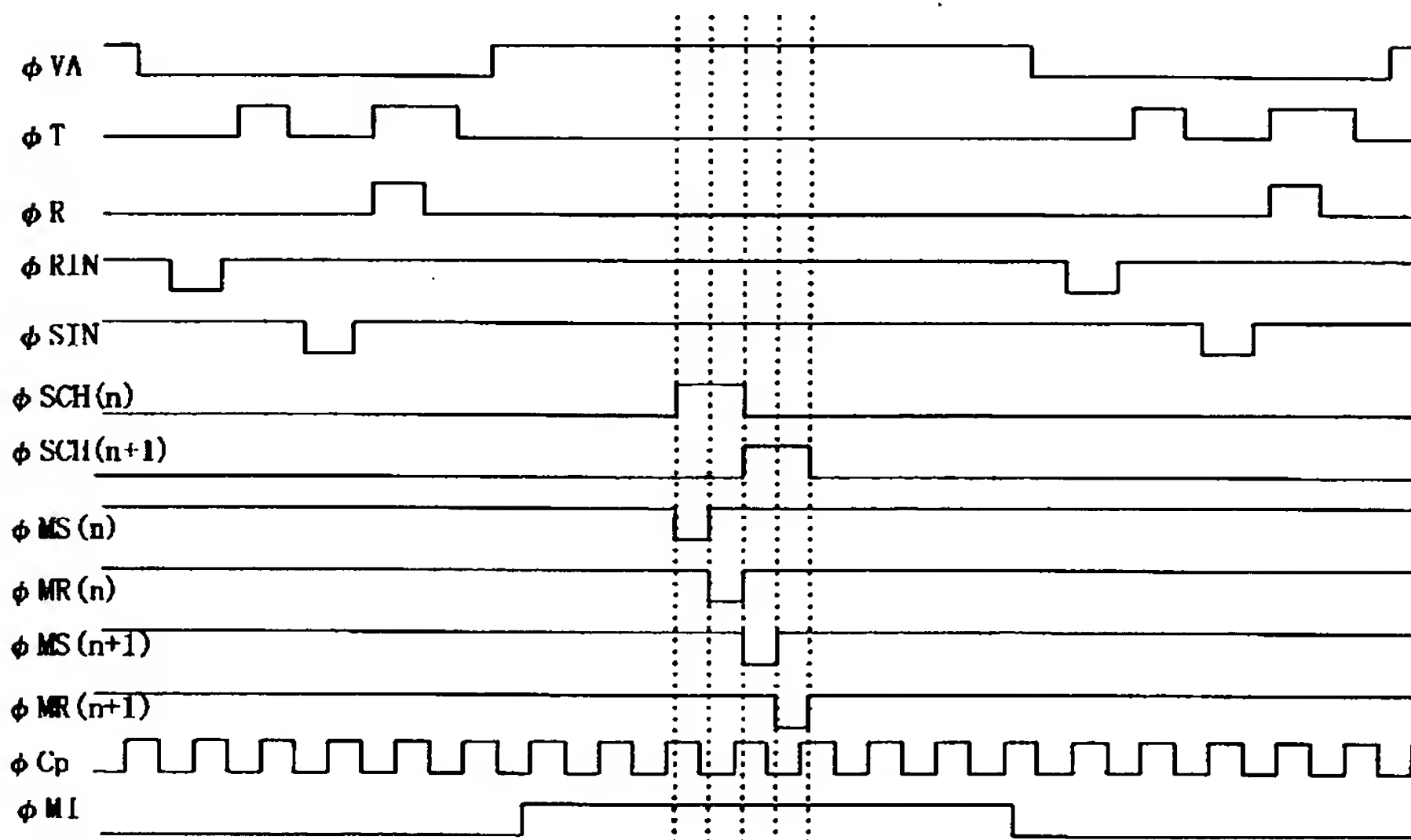
C クランプ回路

D 反転増幅器

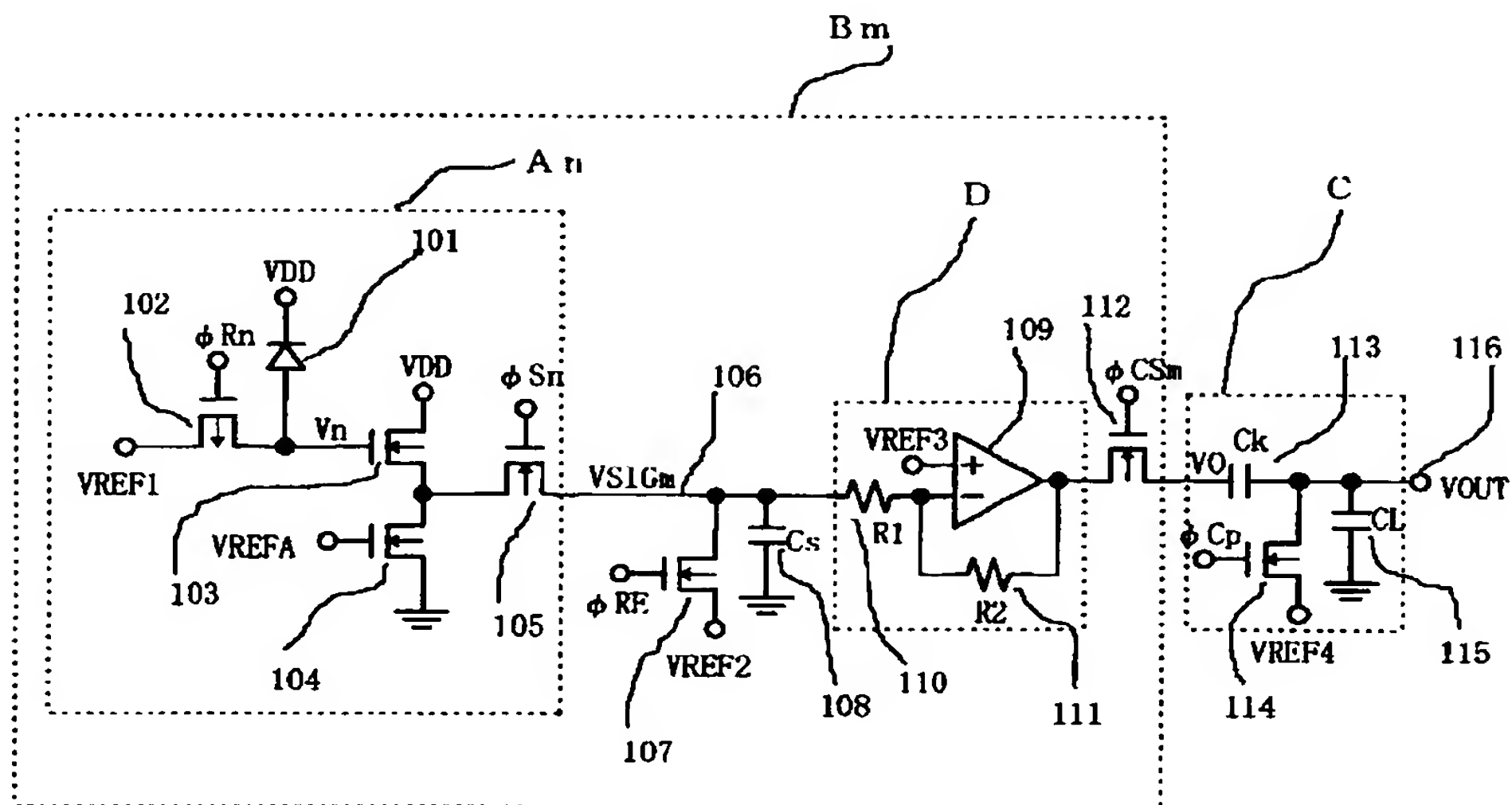
【図 4】



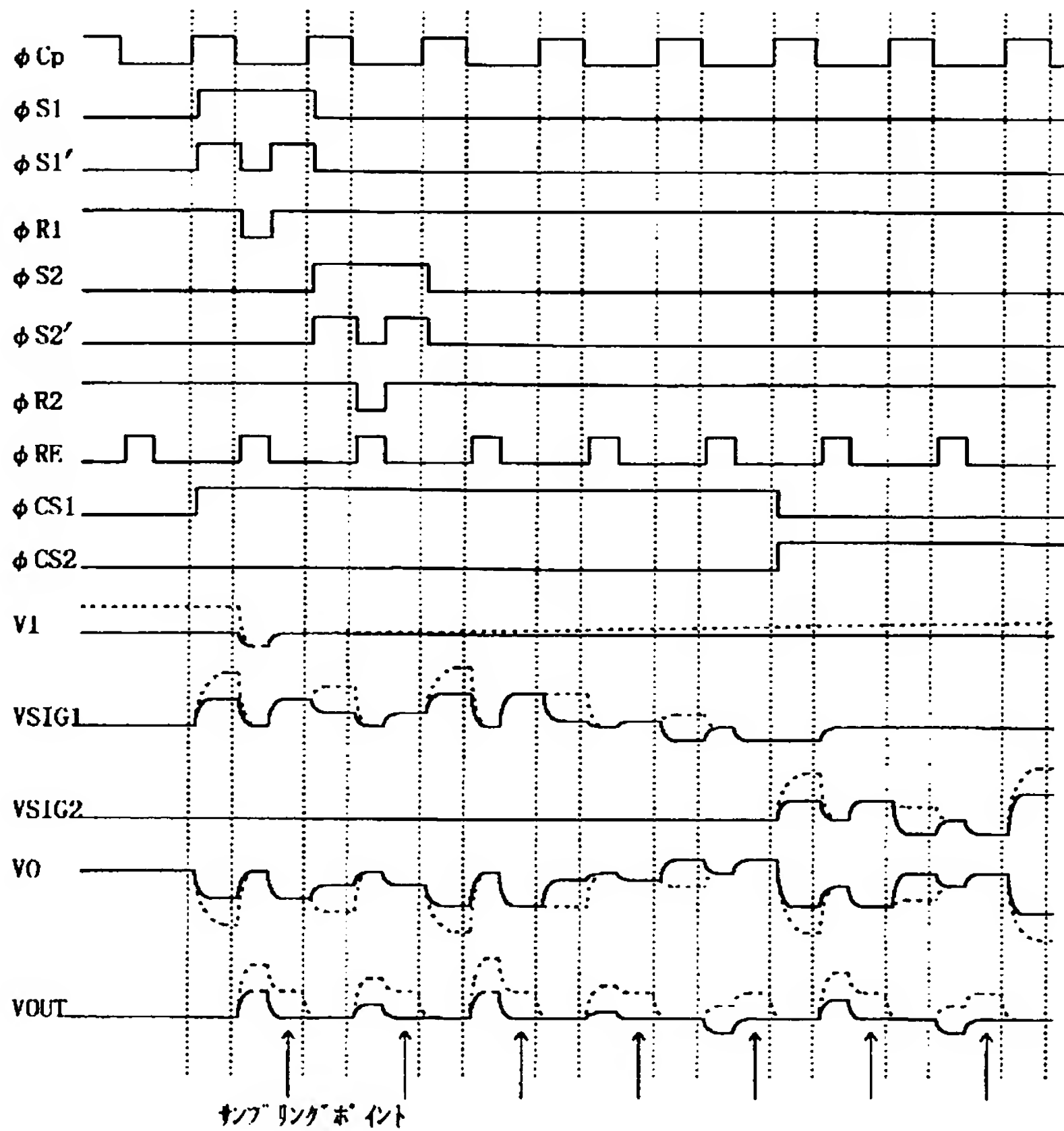
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 ランダムノイズを低減し、高速で読み出す光電変換装置の提供。

【解決手段】 光電変換手段の出力端子とアンプ手段の入力端子間に、電荷転送手段が設けられ、アンプ手段の入力端子にリセット手段が接続された光電変換装置において、光電変換手段の光信号蓄積後に、アンプ手段の入力端子に保持された基準信号をアンプ手段の出力端子から読み出し、次に電荷転送手段を開き、光電変換手段の光信号電荷をアンプ手段の入力端子に転送し、次に電荷転送手段を閉じてから、前記アンプ手段の入力端子に保持された光信号をアンプ手段の出力端子から光信号として読み出し、次に電荷転送手段とリセット手段を開き光電変換手段の出力端子と前記アンプ手段の入力端子をリセットし、次にリセット手段を閉じてから電荷転送手段を閉じて、次回の光信号蓄積を行うことを特徴とする光電変換装置。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002325]

1. 変更年月日 1997年 7月23日
[変更理由] 名称変更
住 所 千葉県千葉市美浜区中瀬1丁目8番地
氏 名 セイコーインスツルメンツ株式会社